

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-259837

(43)Date of publication of application : 25.09.2001

(51)Int.Cl.

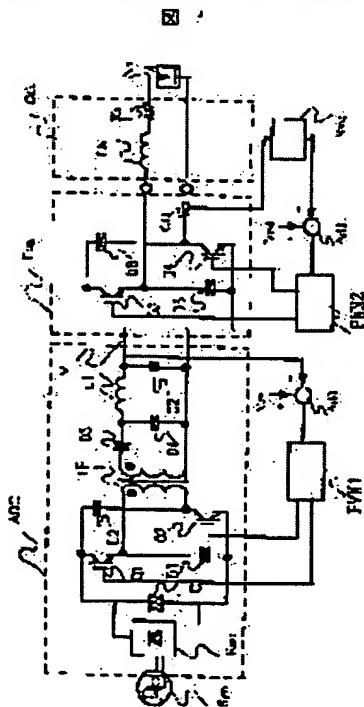
B23K 9/09

B23K 9/073

(21)Application number : 2000-084677 (71)Applicant : HITACHI LTD

(22)Date of filing : 22.03.2000 (72)Inventor : TAKAHASHI TADASHI
ONDA KENICHI
KUMASAKA TAKAO
KATO MITSUO

(54) METHOD AND DEVICE FOR HIGH-FREQUENCY PULSE WELDING



(57)Abstract:

PROBLEM TO BE SOLVED: To solve conventional problems that in high-frequency pulse welding, when handling a high-frequency pulse having a sharp rise and fall, a welding arc voltage and an arc current acting actually and effectively, are not proportional to an average current and an average torch voltage obtained by averaging simply pulse currents and voltage waveforms. Therefore, by a control like making the average current or the average voltage equal to a standard value as usual, there are problems that an arc is not stable, the depth of penetration of welding and weld width are changed with the elapse of time depending on a welding condition, and stable welding has been hard to various conditions.

SOLUTION: To solve the above problems, by detecting an effective current and an effective voltage acting actually and effectively to a

command current and a command voltage, by controlling these, and by controlling a power supply for high-frequency pulse welding so that the effective current and the effective voltage become equal to the command current and the command voltage, the stable welding is enabled.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-259837

(P2001-259837A)

(43)公開日 平成13年9月25日(2001.9.25)

(51)Int.Cl.

B 2 3 K

9/09

9/073

識別記号

5 5 5

F I

B 2 3 K

9/09

9/073

テコート(参考)

4 E 0 8 2

5 5 5

審査請求 未請求 請求項の数11 O L (全 7 頁)

(21)出願番号 特願2000-84677(P2000-84677)

(22)出願日 平成12年3月22日(2000.3.22)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 ▲高▼橋 正

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 恩田 謙一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 100075096

弁理士 作田 康夫

最終頁に続く

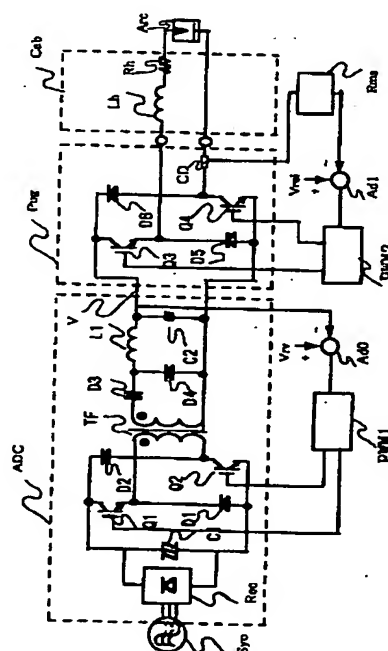
(54)【発明の名称】 高周波パルス溶接方法及び装置

(57)【要約】

【課題】高周波パルス溶接において、シャープな立上り、立ち下がりを持った高周波パルスを扱う場合は、実際有効に作用する溶接アーク電圧やアーク電流は単にパルス電流や電圧波形を平均した平均電流や平均トーチ電圧に比例しなくなる。従って、従来のように平均電流又は平均電圧を基準値と合わせるような制御では溶接条件によりアークが安定せず、溶接の溶け込み深さや溶接幅が時間と共に変化したりする問題があり、種々の条件に対して安定した溶接が困難であった。

【解決手段】上記課題を解決するため、指令電流や指令電圧に対して、実際有効に作用する実効電流や実効電圧を検出し、これらを制御して実効電流や実効電圧を指令電流や指令電圧に等しくなるように高周波パルス溶接用電源を制御し、安定した溶接を可能にする。

図 1



【特許請求の範囲】

【請求項1】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、パルス電流の実効値を検出し、検出した実効電流が指令電流に等しくなるように高周波パルス発生部のオン、オフを制御したことを特徴とする高周波パルス溶接方法。

【請求項2】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、パルス電流の実効値とピーク値を検出し、検出した実効電流とピーク電流の比が指令実効電流とピーク電流の比に等しくなるように高周波パルス発生部のオン、オフを制御したことを特徴とする高周波パルス溶接方法。

【請求項3】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、パルス電流の平均値とピーク値を検出し、検出した平均値とピーク値の比が指令平均値とピーク値の比に等しくなるように高周波パルス発生部のオン、オフを制御したことを特徴とする高周波パルス溶接方法。

【請求項4】 請求項第2項、第3項において、検出するピーク電流値の代わりに指令ピーク電流値を用いることを特徴とする高周波パルス溶接方法。

【請求項5】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、電極と溶接母材間のアーク電圧の実効値を検出し、検出したアーク電圧の実効値が指令値に等しくなるように高周波パルス発生部のオン、オフを制御したことを特徴とする高周波パルス溶接方法。

【請求項6】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、電極と溶接母材間のアーク電圧の実効値及びピーク値を検出し、検出した実効電圧とピーク電圧の比が指令値と等しくなるように高周波パルス発生部のオン、オフを制御したことを特徴とする高周波パルス溶接方法。

【請求項7】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス

発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、電極と溶接母材間のアーク電圧の平均値及びピーク値を検出し、検出した平均電圧とピーク電圧の比が指令値と等しくなるように高周波パルス発生部のオン、オフを制御したことを特徴とする高周波パルス溶接方法。

【請求項8】 請求項第6項、第7項において、検出するピーク電圧値の代わりに指令ピーク電圧値を用いることを特徴とする高周波パルス溶接方法。

【請求項9】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、パルス電流及び電極と溶接母材間アーク電圧の実効値を検出し、検出した実効電流が指令電流に等しくなるように高周波パルス発生部のオン、オフを制御する制御系と前記検出した実効電圧が指令電圧に等しくなるように高周波パルス発生部のオン、オフを制御する制御系を切り替えられるようにしたことを特徴とする高周波パルス溶接方法。

【請求項10】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、パルス電流又は電極と溶接母材間アーク電圧の実効値を検出し、検出した実効電流又は実効電圧が指令電流又は指令電圧に等しくなるように高周波パルス発生部のオン、オフを制御すると共に前記検出した電流の値が正常値より大きな基準値を超えたことを検出した場合は高周波パルス発生部を停止させることを特徴とする高周波パルス溶接方法。

【請求項11】 高周波でオン、オフするスイッチング素子により、直流を高周波パルスに変換する高周波パルス発生部を備え、高周波パルス発生部からケーブルを介して電極と溶接母材に高周波パルス電流を流して溶接を行う高周波パルス溶接において、パルス電流又は電極と溶接母材間アーク電圧の実効値を検出する手段、検出した実効電流又は実効電圧をフィードバックする手段とを備え、指令電流又は指令電圧に前記フィードバック実効電流又は実効電圧が等しくなるように高周波パルス発生部のオン、オフを制御する高周波パルス発生部を有することを特徴とする高周波パルス溶接装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は溶接装置に係わり、特に、高周波パルス溶接用電源の制御方法及び電源装置に関する。

【0002】

【従来の技術】 従来、直流溶接又は交流溶接が主流でバ

ルス溶接も低周波のものが多かったが、例えば特開平11-28568号公報のようなアークの直進性が良く開先の狭い狭開先溶接が出来ることや溶け込み深さを深く出来る等の特徴を持つ高周波パルス溶接が報告されている。その制御は、アーク電圧（トーチ電圧、溶接電圧）の平均値又は溶接電流の平均値を一定に制御するものであった。高周波パルスを使用する場合に問題となるのは溶接用のパルス発生部も含む電源装置と溶接トーチ部、溶接母材までのケーブルのインダクタンス L と高周波の為に表皮効果による抵抗 R の増加であり、このため波形がなまったり、ケーブルの損失が増加する。従って溶接電流を高周波パルスとする為電源装置の電圧を従来の直流溶接や低パルス溶接より高くしてパルスの立ち上がり、立ち下

【0003】

【発明が解決しようとする課題】このようにシャープな立上り、立ち下がりを持った高周波パルスを扱う場合は、実際有効に作用する溶接アーク電圧やアーク電流は単にパルス電流や電圧波形を平均した平均電流や平均トーチ電圧に比例しなくなる。従って、従来のように平均電流又は平均電圧を基準値と合わせるような制御では溶接条件によりアークが安定せず、溶接の溶け込み深さや溶接幅が時間と共に変化したりする問題が有り、種々の条件に対して安定した溶接が困難であった。

【0004】

【課題を解決するための手段】上記課題を解決するため、指令電流や指令電圧に対して、実際有効に作用する実効電流や実効電圧を検出し、これらを制御して実効電流や実効電圧を指令電流や指令電圧に等しくなるように高周波パルス溶接用電源を制御し、安定した溶接を可能にする。

【0005】

【発明の実施の形態】溶接の一般的な構成は図9に示すように商用電源 S_{yo} から与えられる交流を電源部 D_{ng} でパルスに変換され、ケーブル Cab を介してトーチ部 Th の先端に着けられた電極 $Po1$ からアーク Arc を発生し、溶接母材 Bo を溶接する。本発明の1実施例を図1に示す。図1は高周波パルス溶接用電源の構成であり、図9に示した電源部 D_{ng} とケーブル Cab 、アーク部 Arc の電氣的な詳細を示している。電源部 D_{ng} はAC-DC変換部 ADC と高周波パルス発生部 Puq で構成されている。商用電源 S_{yo} から交流を直流に変換する破線で示したAC-DC変換部 ADC で直流の定電圧に変換し、その出力を破線で示した高周波パルス発生部 Puq でパルスを作り、破線で示したケーブル Cab を介してアーク Arc を発生するように動作する。

【0006】本発明の高周波パルス発生部 Puq の各部の波形を図8に示す。図示の高周波パルス電流 i はピーク値 i_p を持ち、急峻な立上り、立ち下がりを持った波形で構成され、周波数も5~20kHzと高い。このような電流による溶接はアークの直進性が良く開先の狭い狭開先溶接

が可能であり、溶け込み深さを深く出来る等の特徴が有する。また、このような電流を流すためには、ケーブル Cab のインダクタンス L_h 、抵抗 R_h を考慮して、パルス発生電源 Puq の電圧 V_b は図示のようになる。また、アーク電圧 V_t (図9で示した電極の電圧またはトーチ部 Th のトーチ電圧)はケーブル Cab のインダクタンス L_h 、抵抗 R_h の影響で図示電圧 V_t のようになる。アーク電圧は V_t は電流 I に近い波形であるが完全に比例しない。従って、制御方法としてアーク電圧を一定にする制御や電流を一定にする制御が行われる。しかし図示のような波形では実際に有効な実効値と平均値が大幅に異なり、従来の平均電圧又は平均電流を検出する方法では正確な制御は出来ないことは分かる。本発明の1例では条件によって異なるが電圧、電流の平均値は実効値の0.16~0.7しか示さなかった。

【0007】ここで図1を各ブロック毎に詳しく説明する。AC-DC変換部 ADC は交流を整流するダイオードブリッジ Rec で商用電源 S_{yo} からの交流を整流し、コンデンサ $C1$ で平滑して直流にする。その後スイッチング素子 $Q1, Q2$ 及びダイオード $D1, D2$ で構成したブリッジ回路を介してトランス TF の1次側を接続する。トランス TF の2次側にはダイオード $D3, D4$ とインダクタンス $L1$ 、コンデンサ $C2$ により整流平滑する。またこの出力を基準電圧 V_{rv} と比較しその出力でパルス幅制御器 $PWM1$ を介してスイッチング素子 $Q1, Q2$ を制御する。これは一般的なダブルフォワード型のDC-DCコンバータを構成しているので、この出力電圧 V を一定にする。

【0008】次にパルス発生部 Puq はAC-DCコンバータ A から得られた一定電圧 V の直流を入力とし、スイッチング素子 $Q3, Q4$ 及びダイオード $D5, D6$ でブリッジ回路を構成する、その出力はケーブル Cab を介してアーク Arc を発生させる。ケーブル部は高周波パルス電流が流れるので、図示のように高周波実効インダクタンス L_h 、高周波実効抵抗 R_h が発生する。本発明の1例では高周波実効抵抗は直流抵抗の約10倍になった。また、高周波パルス発生部 Puq の出力瞬時値電流を電流センサ CD で測定し、これを実効値回路 R_{ms} で実効電流に変換する。この実効電流を基準値 V_{rei} と比較し、その結果をパルス幅制御器 $PWM2$ を介してスイッチング素子 $Q3, Q4$ を制御してアーク実効電流が基準値に対応した指令実効値電流に等しくなるように制御する。このような構成にすると、実際有効に作用する電流である実効電流を制御するので、安定した溶接が可能になり、特に小さな電流でも安定した溶接が出来る。また、溶接に寄与する熱が一定になり、溶接深さや溶接幅が一様になる。

【0009】次に、図2に示す他の実施例を説明する。図2は図1の高周波パルス発生部 Puq の制御部とケーブル Cab 、アーク部 Arc を示したもので、図1と同じ記号は同じ働きをする。図2の制御構成はアーク電圧 V_t (トーチ部で測定したトーチ電圧とほぼ同じである)を実効値

回路Rmsで実効値に換算し、その出力を指令アーク電圧に相当する基準値Vrevと加算器Ad1で加算し、その出力をパルス幅制御器PWM2に加える。パルス幅制御器PWM2は加算器Ad1の出力である基準値Vrevに対する実効アーク電圧の誤差分に比例したパルス幅の信号を発生してANDゲートAn1に加える。電流センサCDで検出した電流は基準値ir1と比較器Cnp1で比較されその出力をANDゲートAn1の1入力端子に加える。アーク電圧Vtは基準値Vr3と比較しその出力をNANDゲートNa1の他の1端子に加える。ANDゲートAn1の出力はスイッチング素子Q4のゲートに接続し、Q3のゲートはパルス幅制御器PWM2の出力に接続する。

【0010】電流は図8に示すように電流の流れ始めは小さいが徐々に大きくなる波形であり、電流がピーク電流設定値である基準値ir1より小さな間は実効電圧指令値Vrevとアーク実効電圧Vtが比較されてその誤差がフィードバックされるので誤差に応じたパルス幅の信号でスイッチング素子Q3,Q4がオンになり、ケーブルCabを通してアーク部に電源電圧Vが加えられるので電流は急速に立ち上がる。この時ケーブルのインダクタンスLhに $E = (1/2) \cdot L \cdot i^2$ のエネルギーが貯えられる。電流がピーク電流設定値である基準値ir1を超えるとANDゲートAn1の出力がLレベルとなり、スイッチング素子Q4のみがオフされるので、ケーブルCabのインダクタンスLhで貯えられたエネルギーのため、ダイオードD6が順バイアスされてスイッチング素子Q3を通して電流が流れ続ける。次にパルス幅制御器PWM2で作られたパルスがオフになると、スイッチング素子Q3,Q4がオフになり、ケーブルCabのインダクタンスLhで貯えられたエネルギーのため、ダイオードD6,D5が順バイアスされてケーブルCabを介してアーク部には電源電圧Vの逆電圧-Vが加えられるので、電流は急速に立ち下がり、零になるとダイオードが順バイアスされなくなり、オフする。このように実効電圧指令値Vrevとアーク電圧Vtが加算されてその誤差がフィードバックされ、高周波パルスの幅を制御するので、アーク実効電圧Vtは一定に制御される。以上が繰り返されて高周波パルスの実効値アーク電圧が得られる。

【0011】図3はその他の実施例を示す制御構成である。図2と同じ記号は同じ働きをする。電流センサCDより電流の瞬時値を検出し、それを実効値回路Rmsの入力と接続すると共に比較器Cm1で基準値ir1と比較し、その出力をANDゲートAn1のゲートに接続する。実効値回路Rmsで実効値に変換された出力は加算器Ad1で実効電流に対応した基準値Vreiと加算され、その出力をパルス幅制御器PWM2に加える。パルス幅制御器PWM2は加算器Ad1の出力である基準値Vreiに対する実効電流の誤差分に比例したパルス幅の信号を発生してANDゲートAn1に加える。ANDゲートAn1の出力はスイッチング素子Q4のゲートに接続し、Q3のゲートはパルス幅制御器PWM2の出力に接続する。電流は図8にその波形を示したように電流の流れ始

めは小さいが徐々に大きくなる波形であり、電流がピーク電流設定値である基準値ir1より小さな間は電流指令値Vreiと検出された実効値電流が加算器Ad1で加算され、その誤差がフィードバックされるので、誤差に応じたパルス幅の信号でスイッチング素子Q3,Q4が両方ともオンになり、ケーブルCabを通してアーク部に電源電圧Vが加えられるので電流は急速に立ち上がる。この時ケーブルのインダクタンスLhに $E = (1/2) \cdot L \cdot i^2$ のエネルギーが貯えられる。電流がピーク電流設定値である基準値ir1を超えるとANDゲートAn1の出力がLレベルとなり、スイッチング素子Q4のみがオフされるので、ケーブルCabのインダクタンスLhで貯えられたエネルギーのため、ダイオードD6が順バイアスされてスイッチング素子Q3を通して電流が流れ続ける。次にパルス幅制御器PWM2で作られたパルスがオフになると、スイッチング素子Q3,Q4がオフになり、ケーブルCabのインダクタンスLhで貯えられたエネルギーのため、ダイオードD6,D5が順バイアスされてケーブルCabを介してアーク部には電源電圧Vの逆電圧-Vが加えられるので、電流は急速に立ち下がり、零になるとダイオードが順バイアスされなくなる。このように電流指令値Vreiと実効値電流が比較されてその誤差がフィードバックされ、高周波パルスの幅を制御するので、実効値電流が一定に制御される。以上が繰り返されて高周波パルスの指令値に比例した実効値電流が流れ続ける。

【0012】図4は本発明のその他の実施例を示す制御構成図である。この構成は図2と図3の制御を切り替えて使えるようにしたことが特徴である。図2及び図3の記号と同じ物は同じ動作をする。アーク電圧Vt(トーチ部で測定したトーチ電圧とはほぼ同じである)を実効値回路Rms2で実効値に変換し、その出力を実効値回路Rm2を介して切替え回路Krに入力する。また電流センサCDより電流の瞬時値を検出し、それを実効値回路Rms1を介して切替え回路Krの他の入力に接続する。切替え回路Krの出力は加算器Adでトーチ電圧指令の基準値Vrev又は電流指令の基準値Vreiと加算されて、その出力をパルス幅制御器PWM2に加える。パルス幅制御器PWM2は加算器Adの出力に比例したパルス幅の信号を発生してANDゲートAn1に加える。電流センサCDで検出した電流は基準値ir1と比較器Cnp1で比較されその出力をANDゲートAn1の1入力端子に加える。ANDゲートAn1の出力はスイッチング素子Q4のゲートに接続し、Q3のゲートはパルス幅制御器PWM2の出力に接続する。切替え回路Krが実効値電流に接続されている場合は電流指令の基準値Vreiに指令を与え、アーク電圧指令の基準値Vrevを零にする。このように構成するとその動作は図3と同じになり、電流指令値Vreiと検出された実効値電流が加算されてその誤差がフィードバックされ、高周波パルスの幅を制御するので、実効値電流が一定に制御される。以上が繰り返されて高周波パルスの指令値に比例した実効値電流が流れ続け

る。

【0013】また切替え回路Krが実効値電圧側に接続されている場合はアーク電圧指令の基準値Vervに指令を与え、電流指令の基準値Veriを零にする。このように構成するとその動作は図2と同じになり、アーク電圧指令値Vrevと検出された実効値アーク電圧が加算されてその誤差がフィードバックされ、高周波パルスの幅を制御するので、実効値電圧が一定に制御される。以上が繰り返されて高周波パルスの指令値に比例した実効値アーク電圧が得られる。

【0014】図5は本発明のその他の実施例を示す制御構成図である。この構成は図4に保護回路を追加したものである。図4の記号と同じ物は同じ動作をする。図4の構成のほかに電流センサの出力を比較器Cm2で電流を保護する基準値Vr2と比較しその出力をNANDゲートNa1に接続する。またアーク電圧Vtを比較器Cm3で電圧を保護する基準値Vr2と比較しその出力をNANDゲートNa1の他の入力に接続する。NANDゲートNa1の出力はフリップフロップFFのリセット端子に接続し、フリップフロップFFの出力はANDゲートAn2の1入力端子に、フリップフロップFFのセット入力端子はスイッチSW1を介して電圧Vccに接続される。ANDゲートAn2の出力はスイッチング素子Q3のゲートとANDゲートAn1の他の入力端子の接続し、ANDゲートAn1の出力はスイッチング素子Q4のゲートに接続する。

【0015】今電流及びアーク電圧が基準値Vr2、Vr3以下であるとし、フリップフロップFFはSW1によってセットされているとすると、電流が基準値ir1より小さな間はANDゲートAn1の入力の一つはHレベルであり、ANDゲートAn1の出力はANDゲートAn2の出力と同じ動作する。またNANDゲートNa1の2入力はHレベルであり、NANDゲートNa1の出力はLレベルであり、フリップフロップFFの出力もHレベルである。このためANDゲートAn2の出力はパルス幅制御器PWM2の出力信号と同じになる。このため図4と同じ動作をする。

【0016】この状態で、仮に部品が故障し、大電流又は大電圧が加えられた場合を想定する。電流がピーク電流設定値である基準値ir1より大きな値である基準値ir2以上になった場合は比較器Cm2の出力がHレベルとなり、NANDゲートNa1の出力がLからHレベルに変化してフリップフロップFFをリセットして出力をLレベルにするので、ANDゲートAn2およびAn1の出力もLレベルとなり、スイッチング素子Q3、Q4共にオフを持続する。アーク部に大電圧が発生した場合も同様にアーク電圧Vtが基準値Vr3より大きくなり、比較器Cm3の出力がLからHレベルとなり、NANDゲートNa1の出力がLからHレベルに変化してフリップフロップFFをリセットして出力をLレベルにするので、同様にスイッチング素子Q3、Q4共にオフを持続して故障の拡大を防止し、安全性を確保する。

【0017】図6はその他の実施例であり、図2の改良

である。図2と同じ記号は同じ動作をする。アーク電圧Vtを検出し、実効値回路Rmsで実効値電圧Vrに変換したものを演算器Divに入力する。また検出したアーク電圧Vtをピーク値回路Pekでピーク値電圧Vpに変換したものを演算器Divに入力し、ピーク値電圧Vp/実効値電圧Vrを演算してその結果を加算器Adで基準値Vpdrと加算してその出力をパルス幅制御器PWM2に入力する。このような構成であり、アーク電圧のピーク値/実効値が基準値に一致するように制御される。高周波パルスアーク溶接では直流アークに比べてピーク電圧と実効電圧の比が重要であり、このピーク電圧と実効電圧比を制御することで、直進性の良好なアークを安定に保持できる効果がある。

【0018】次に図7はその他の実施例であり、図3の改良である。図3と同じ記号は同じ動作をする。アーク電流を電流センサCDで検出し、実効値回路Rmsで実効値電流irに変換したものを演算器Divに入力する。また検出したアーク電流をピーク値回路Pekでピーク電流ipに変換したものを演算器Divに入力し、ピーク値回路Pek/実効値回路Rmsを演算してその結果を加算器Adで基準値ipdrと加算してその出力をパルス幅制御器PWM2に入力する。このような構成であり、アーク電流のピーク値ip/実効値irが基準値ipdrに一致するように制御される。高周波パルスアーク溶接では直流アーク電流に比べてピーク電流と実効電流比を制御することで、直進性の良好なアークを安定に保持できる効果がある。

【0019】

【発明の効果】以上のように本発明によればアークの直進性の優れた高周波パルス溶接においても、時間と共に溶接の溶け込み深さや溶接幅が変化すること無く、種々の溶接条件に対して常に安定した溶接が得られる等の効果がある。

【図面の簡単な説明】

【図1】本発明の実施例を示す高周波パルス溶接用電源の構成図である。

【図2】本発明の他の実施例を示す制御構成図である。

【図3】本発明の他の実施例を示す制御構成図である。

【図4】本発明の他の実施例を示す制御構成図である。

【図5】本発明のその他の実施例を示す制御構成図である。

【図6】本発明のその他の実施例を示す制御構成図である。

【図7】本発明のその他の実施例を示す制御構成図である。

【図8】本発明の高周波パルス発生部の各部の波形図である。

【図9】高周波パルス溶接の一般的構成を示す図である。

【符号の説明】

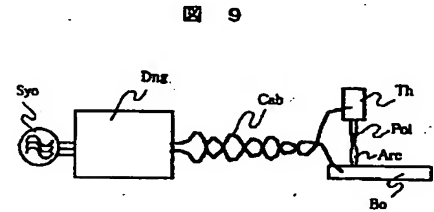
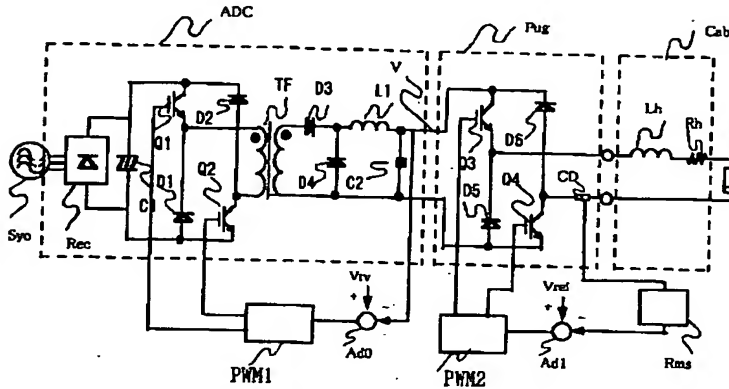
Q1、Q2、Q3、Q4…スイッチング素子、D1、D2、D3、D4、D5、D6…

ダイオード、 $L1$ …インダクタンス、 Cab …ケーブル、 Lh …ケーブルの高周波インダクタンス、 Rh …ケーブルの高周波抵抗、 $R1 \sim R17$ …抵抗、 Syo …商用電源、 CD …電流センサ、 Pug …高周波パルス発生部、 $PWM1$ 、 $PWM2$ …パルス幅

*制御器、 Mut …乗算器、 Arc …アーク、 Vt …アーク電圧、 $Ad0$ 、 $Ad1$ 、 $Ad2$ …加算器、 $Cm1$ …コンパレータ、 Kr …切替回路、 Rms 、 $Rm1$ 、 $Rm2$ …実効値回路、 Hei …平滑回路、 Pek …ピーク値回路、 Div …演算器。

【図1】

【図9】

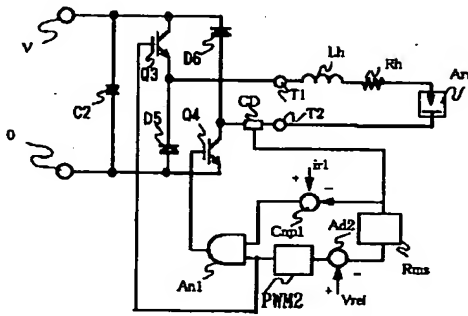
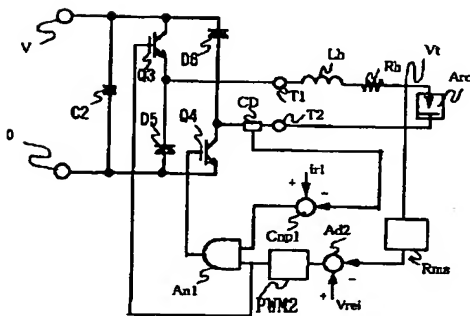


【図2】

【図3】

図 2

図 3



【図6】

【図7】

図 6

図 7

